

Cílem této práce je prozkoumat potenciál metod založených na rezoluci pro uvažování s lineárním časem. To na abstraktní rovině znamená navrhnout nové algoritmy pro automatické uvažování o vlastnostech systémů, které se vyvíjí v čase. Konkrétně v této práci ukážeme, 1) jak adaptovat superpoziční metodu pro dokazování vět ve výrokové lineární temporální logice (LTL), 2) jak využít příbuznost mezi superpozicí a kalkulem CDCL z moderních SAT-solverů pro navržení nového LTL dokazovače, 3) jak tento specializovat pro problém dosažitelnosti a objevit tak blízkou souvislost s algoritmem Property Directed Reachability (PDR), v nedávné době vyvinutém pro model checking hardwarových obvodů, 4) jak dále vylepšit PDR novou technikou pro urychlení fáze propagace klauzulí, 5) jak PDR adaptovat pro problém automatického plánování tím, že se SAT-solver v algoritmu nahradí procedurou specifickou pro plánovací vstupy.

Navržené myšlenky byly implementovány a práce obsahuje výsledky experimentů, které na reprezentativních množinách benchmarků prokazují jejich praktický potenciál. Náš systém LS4 se ukázal být jedním z nejsilnějších veřejně dostupných LTL dokazovačů. Zmíněné vylepšení algoritmu PDR podstatně zvyšuje výkon naší implementace při verifikaci hardware v multi-property módu. Dá se předpokládat, že ostatní implementace mohou z nové techniky benefitovat podobným způsobem. V neposlední řadě náš plánovač PDRplan obstál při porovnání s nejmodernějšími plánovači na benchmarkcích z mezinárodní plánovací soutěže IPC s velmi slibným výsledkem.